

## 明 細 書

## 広帯域変調 PLL およびその変調度調整方法

## 5 &lt;技術分野&gt;

本発明は、PLLの帯域幅よりも広い帯域幅を持つ変調信号で変調されたRF (Radio Frequency) 変調信号を生成し出力可能な広帯域変調PLLおよびその変調度調整方法に関するものである。

## 10 &lt;背景技術&gt;

一般にPLL (Phase Locked Loop) 変調回路には、低コスト、低消費電力、良好なノイズ特性と変調精度が求められる。PLLで変調をかける場合、変調精度を良くするためには変調信号の周波数帯域 (変調帯域) 幅よりもPLLの周波数帯域 (PLL帯域) 幅を広くすることが望ましい。

15 しかしながら、PLL帯域幅を広くすると、ノイズ特性の劣化を招く。そこで、PLL帯域幅を変調帯域幅よりも狭く設定し、PLL帯域内の変調とPLL帯域外の変調を異なる2箇所で行ける2点変調という技術が考案された (例えば、特許文献1参照)。

図8は、従来の広帯域変調PLLを示す概略構成図である。図8に示すように、  
20 従来の広帯域変調PLLは、制御電圧端子 ( $V_t$ ) の電圧に応じて発振周波数が変化する電圧制御発振器 (以下、VCO) 1と、VCO1から出力されるRF変調信号の周波数を分周する分周器2と、分周器2の出力信号と基準信号の位相を比較し位相差に応じた信号を出力する位相比較器3と、位相比較器の出力信号を平均化するループフィルタ4とを含むPLLに、変調データに基づいて変調信号  
25 を出力する変調感度テーブル7と、制御部6からのゲイン制御信号に応じてゲインを調整しつつ変調感度テーブル7の出力信号をアナログ電圧に変換するD/A変換器10と、変調感度テーブル7からの出力信号にチャネル選択情報を加算した信号をデルタシグマ変調をかけ分周比として分周器2へ出力するデルタシグ

マ変調器 9 と、 $V_t$  の電圧値をデジタル値に変換して制御部 6 に出力する A/D 変換器 11 とを備えている。

図 9 は、広帯域変調 PLL の動作説明のための周波数特性を示す図である。ここで、PLL の伝達関数を  $H(s)$  (但し、 $s = j\omega$ ) とする。 $H(s)$  は図 9  
5 に示すような低域通過特性をもつ。分周器 2 に設定する分周比に加えられた変調信号には、伝達関数  $H(s)$  の低域通過フィルタがかけられる。一方、VCO 1 の制御電圧端子 ( $V_t$ ) に加えられた変調信号には、図 9 に示すような伝達関数  $1 - H(s)$  の高域通過フィルタがかけられる。

これら 2 つの変調成分は VCO 1 の制御電圧端子で加算されるため、変調信号  
10 には等価的に図 9 の破線で示したフラットな特性がかけられて VCO 1 に与えられることになる。その結果、VCO 1 からは、PLL 帯域外まで及ぶ、広帯域な RF 変調信号が出力することが可能となる。

ところで、VCO 1 の制御電圧端子へ入力する変調信号の振幅は、VCO 1 から出力される RF 変調信号の周波数偏移に変換される。その変換利得は変調感度  
15 と呼ばれ、一般的にその単位は  $[Hz/V]$  である。

D/A 変換器 10 から出力される信号の振幅は VCO 1 の変調感度と整合が取れている必要がある。それは、これらの整合が取れていないと、図 10 に示すように伝達関数  $1 - H(s)$  にズレ量(ここでは  $a$  倍)が掛けられることになり、破  
線で示す  $H(s)$  との合成特性は周波数に対してフラットでなくなってしまう。  
20 これは変調精度を劣化させる要因となる。

図 11 は一般的な VCO の制御電圧に対する出力信号周波数の変化を表す特性の一例を示す図である。変調感度は、この電圧一周波数特性のカーブの傾きで表される。図 11 に示すように、VCO の発振周波数によって変調感度が異なるので、異なる VCO の発振周波数で同じ周波数偏移変調信号を得るためには、VCO  
25 の制御電圧端子に入力する変調信号の振幅は VCO の発振周波数に応じて変化させる必要がある。

図 12 は一般的な VCO の発振周波数に対する変調感度の特性を示した図である。同図より、発振周波数によって変調感度が変化することがわかる。

ここで、VCOの発振周波数によって変調感度が異なることに起因して、制御電圧を変化させる必要がある場合の一例を説明する。VCO1の周波数2GHzにおける変調感度が100MHz/Vで、変調信号の最大周波数偏移が5MHzであると仮定する。この場合、Vtには最大振幅500mVの信号を入力する必要がある。ところがVCO1の周波数が2.1GHzの時に変調感度が80MHz/Vになったとする。この場合、Vtには最大振幅62.5mVの信号を入力する必要がある。つまり、VCO1の周波数によってD/A変換器10の出力信号振幅を変化させる必要がでてくる。

なお、分周器2に設定する分周比に含まれる変調成分に対しての変調感度は基準信号の周波数になり、VCO1の周波数に対して変化しない。たとえば、VCO1の周波数が2GHzで、基準信号の周波数が1MHz、変調信号の最大周波数偏移が5MHzであると仮定した場合を例にとって説明する。この場合、最大の分周比の変化幅は5となる。したがって、この計算にVCO1の周波数は無関係である。

図8の場合は、周波数に対する変調感度の特性を変調感度テーブル7として持ち、チャンネル周波数が変わった際に制御電圧の変動分を計算することにより変調感度の補正を行い、D/A変換器のゲインを調整している。

ここで、図13はVCOの原理図の一例である。VCO1は、インダクタLと、コンデンサC、制御電圧Vtの電圧値によって容量が変化する可変容量ダイオードC<sub>v</sub>、能動素子100で構成され、発振周波数f<sub>vco</sub>は式1で決まる。

$$f_{vco} = \frac{1}{2\pi\sqrt{L(C+C_v)}} \quad \dots (1)$$

このようなVCOをLSIに集積化する場合、インダクタL、コンデンサC、可変容量ダイオードC<sub>v</sub>等の素子の値が製造ばらつきにより変化する。これにより

VCOの発振周波数に対する変調感度の特性はそれぞれのLSIで異なるものとなる。

しかしながら、上記従来の広帯域変調PLLにあつては、これらのばらつきに起因するLSIごとの変調感度の特性に対して変調感度テーブルを準備する必要がある。すなわち、周波数に対する変調感度のテーブルをLSIごと別個に測定し、メモリ等へ書き込み保持する必要がある。

この変調感度テーブルを準備するためには、使用する全てのチャンネルの周波数に対する変調感度を測定する必要がある、それにはPLLの周波数切換を測定ポイントの数だけ行うこととなる。したがって、非常に時間がかかり、製造コストを増大させるばかりでなく、メモリ量も多く、LSIのコストも増大させるという事情があった。

(特許文献1) 米国特許6, 211, 747号明細書

#### <発明の開示>

15 本発明は、従来の問題を解決するためになされたもので、良好な変調精度を有する広帯域変調PLLを、低コストで提供することを目的とする。

本発明の広帯域変調PLLは、電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の後段に接続された位相比較器と、前記位相比較器の出力を平均化するループフィルタとを含むPLL部と、入力された変調データに基づき、前記電圧制御発振器に第1の変調信号を入力して変調をかける第1の変調入力部と、前記変調データに基づき、前記PLL部の前記電圧制御発振器とは異なる位置に第2の変調信号を入力する第2の変調入力部と、を備え、前記電圧制御発振器は、前記第1の変調信号が入力される第1の制御端子と、前記第2の変調信号に基づいた信号が入力される第2の制御端子を有する。

25 この構成により、変調精度が良好な広帯域変調PLLを簡易に提供することができる。

また、本発明の広帯域変調PLLは、変調度調整時に前記第1の変調入力部および前記第2の変調入力部には第1のキャリブレーション用データおよび第2のキャリブレーション用データがそれぞれ入力され、前記第1のキャリブレーション

ン用データと、前記第 2 のキャリブレーション用データが入力された場合の、前記電圧制御発振器からの出力に基づいた信号を比較して、前記第 1 の変調入力部の変調度が調整されるものである。

- 5 この構成により、小型および低コストな変調精度が良好な広帯域変調 PLL を提供することができ、また、VCO の周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了させることができる。

さらに、本発明の広帯域変調 PLL は、前記第 1 のキャリブレーション用データは PLL 帯域外の正弦波信号であり、前記第 2 のキャリブレーション用データは PLL 帯域内の正弦波信号である。

- 10 この構成により、PLL 帯域内と PLL 帯域外の広帯域にわたって変調を行う場合の、二点変調による利得差に起因する変調精度の劣化を防ぐことができる。

また、本発明の広帯域変調 PLL は、前記第 1 のキャリブレーション用データと、前記第 2 のキャリブレーション用データとの最大周波数偏移が同じである。

- 15 また、本発明の広帯域変調 PLL は、前記第 1 のキャリブレーション用データが入力された場合と前記第 2 のキャリブレーション用データが入力された場合との前記電圧制御発振器の出力に基づいた信号の最大周波数偏移の差に基づいて、前記第 1 の変調入力部の変調度が調整されるものである。

この構成により、変調度の調整を簡易に行うことができる。

- 20 さらに、本発明の広帯域変調 PLL は、前記第 2 の変調部は、キャリア周波数データと前記変調データに基づいて前記分周器の分周比を制御する分周比生成手段を有する。

- 25 この構成により、分周比と電圧制御発振器の 2 点に変調をかける場合において、小型および低コストな変調精度が良好な広帯域変調 PLL を提供することができ、また、VCO の周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了させることができる。

また、本発明の広帯域変調 PLL は、前記第 2 の変調部は、キャリア周波数データと前記変調データに基づいて変調信号を生成して、前記位相比較器へ出力するダイレクトディジタルシンセサイザを有する。

この構成により、小型および低コストな変調精度が良好な広帯域変調PLLを提供することができ、また、VCOの周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了させることができる。

また、本発明の広帯域変調PLLは、前記分周器は、縦続接続された複数の分

5 周比固定の分周器を有する。

この構成により、消費電力が少なく、小型および低コストな変調精度が良好な広帯域変調PLLを提供することができる。

また、本発明は、前記広帯域変調PLLを備えた無線端末装置を提供する。

この構成により、良好な変調精度を安価で提供することができる。

10 本発明の広帯域変調PLLの変調システムは、前記広帯域変調PLLと、前記広帯域変調PLLの電圧制御発振器の出力を復調する復調器と、前記復調器の出力に基づいて変調度を調整して前記広帯域変調PLLの第1の変調入力部に変調度調整信号を出力する変調度調整手段と、を備える。

この構成により、小型および低コストな変調精度が良好な広帯域変調PLLを提供することができ、また、VCOの周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了させることができる。

本発明のポラー変調システムは、前記広帯域変調PLLと、入力された振幅変調データに基づいてエンベロープ信号を生成するエンベロープ信号生成部と、前記広帯域変調PLLの前記電圧制御発振器の出力と、前記エンベロープ信号生成部との出力信号に基づいて送信出力信号を生成するポラー変調器と、を備える。

この構成により、小型および低コストな変調精度が良好な広帯域変調PLLを提供することができ、また、VCOの周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了させることができる。

25 本発明のポラー変調システムの変調度調整システムは、前記ポラー変調システムと、前記広帯域変調PLLの電圧制御発振器の出力を復調する復調器と、前記復調器の出力に基づいて変調度を調整して前記広帯域変調PLLの第1の変調入力部に変調度調整信号を出力する変調度調整手段と、を備える。

この構成により、小型および低コストな変調精度が良好な広帯域変調PLLを提供することができ、また、VCOの周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了させることができる。

本発明の広帯域変調PLLの変調度調整方法は、電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の後段に接続された位相比較器と、前記位相比較器の出力を平均化するループフィルタとを含むPLL部を備えた広帯域変調PLLの変調度調整方法であって、前記電圧制御発振器の第1の制御端子に第1のキャリブレーション用データを入力するステップと、前記PLL部の前記電圧制御発振器とは異なる位置に第2のキャリブレーション用データを入力するステップと、前記第1のキャリブレーション用データが入力されたときの前記電圧制御発振器の出力を復調するステップと、前記第2のキャリブレーション用データが入力されたときの前記電圧制御発振器の出力を復調するステップと、前記復調された信号に基づいて、前記電圧制御発振器の第1の制御端子に入力される変調信号の変調度を調整するステップと、を備える。

この方法により、小型および低コストな変調精度が良好な広帯域変調PLLを提供することができ、また、VCOの周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了させることができる。

また、本発明のポラー変調システムの変調度調整方法は、電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の後段に接続された位相比較器と、前記位相比較器の出力を平均化するループフィルタとを含むPLL部を有する広帯域変調PLLを備えたポラー変調システムの変調度調整方法であって、前記電圧制御発振器の第1の制御端子に第1のキャリブレーション用データに基づいた第1の変調信号を入力するステップと、前記PLL部の前記電圧制御発振器とは異なる位置に第2のキャリブレーション用データに基づいた第2の変調信号を入力するステップと、ポラー変調器にて、前記PLL部の前記電圧制御発振器の出力信号と、振幅変調データに基づいた振幅変調信号とを合成するステップと、前記第1のキャリブレーション用データが入力されたときの前記ポラー変調器の出力を復調するステップと、前記第2のキャリブレーション用データが入力されたときの前記ポラー変調器の出力を復調するステップ

と、前記復調された信号に基づいて、前記電圧制御発振器の第 1 の制御端子に入力される変調信号の変調度を調整するステップと、を備える。

この方法により、小型および低コストな変調精度が良好な広帯域変調 PLL を提供することができ、また、VCO の周波数を変えながらキャリブレーションする  
5 必要がないので、短時間でキャリブレーションが終了させることができる。

本発明によれば、良好な変調精度を有する広帯域変調 PLL を、低コストで提供することができる。

#### <図面の簡単な説明>

10 図 1 は、第 1 の実施形態を説明するための広帯域変調 PLL を示す概略構成図である。

図 2 は、第 1 の実施形態に係る広帯域変調 PLL の VCO の原理図である。

図 3 は、第 1 の実施形態に係る広帯域変調 PLL の制御信号生成部の一例を示す概略構成図である。

15 図 4 は、第 1 の実施形態に係る広帯域変調 PLL の分周比生成部の一例を示す概略構成図である。

図 5 は、第 1 の実施形態に係る広帯域変調 PLL の復調器の出力波形を示す図である。

図 6 は、本発明の第 2 の実施形態を説明するための広帯域変調 PLL を示す概  
20 略構成図である。

図 7 は、本発明の第 3 の実施形態を説明するためのポラー変調システムを示す概略構成図である。

図 8 は、従来の広帯域変調 PLL を示す概略構成図である。

図 9 は、広帯域変調 PLL の動作説明のための周波数特性を示す図である。

25 図 10 は、広帯域変調 PLL の動作説明のための周波数特性を示す図である。

図 11 は、一般的な VCO の制御電圧に対する出力信号周波数の変化を表す特性の一例を示す図である。

図 12 は、一般的な VCO の発振周波数に対する変調感度の特性を示した図である。



図 1 3 は、VCO の原理図の一例である。

なお、図中の符号 2 1、5 0 は電圧制御発振器、2 2 は分周器、2 3 は位相比較器、2 4 はループフィルタ、2 5 は変調信号生成部、2 6 はキャリブレーション用データ生成部、2 7、2 8 はセレクタ、2 9 は分周比生成部、3 0 は制御信号生成部、3 1 は復調器、3 2 は変調度調整手段、3 3 はエンベロープ信号生成部、3 4 はポラー変調器、3 5 は DDS、2 0 0、3 0 0 は微分器、2 0 1、3 0 1 は増幅器、2 0 2 は可変利得増幅器、2 0 3 は D/A 変換器、3 0 2 は加算器、3 0 3 はデルタシグマ変調器である。

## 10 <発明を実施するための最良の形態>

### (第 1 の実施形態)

図 1 は、第 1 の実施形態を説明するための広帯域変調 PLL を示す概略構成図である。図 1 において、第 1 の実施形態に係る広帯域変調 PLL は、PLL 用（入力電圧  $V_i$ ）と変調信号入力用（入力電圧  $V_m$ ）の 2 つの制御電圧端子を有し、それぞれ  
15 ぞれの入力電圧に応じて発振周波数が変化する電圧制御発振器（以下、VCO）2 1 と、VCO 2 1 の出力信号を分周する分周器 2 2 と、基準信号の位相と分周器 2 2 の出力信号の位相とを比較して位相差に応じた信号を出力する位相比較器 2 3 と、位相比較器 2 3 の出力信号を平滑化して制御電圧  $V_i$  を出力するループフィルタ 2 4 とを有する PLL 部を備える。

20 さらに、第 1 の実施形態に係る広帯域変調 PLL は、位相変調データを生成する変調信号生成部 2 5 と、キャリブレーション用データを生成するキャリブレーション用データ生成部 2 6 と、入力されたキャリブレーション用データと位相変調データとのいずれか一方を選択するセレクタ 2 7、2 8 と、セレクタ 2 7 の出力信号とキャリア周波数データとを合成して分周比を生成する分周比生成部 2 9  
25 と、セレクタ 2 8 の出力信号と変調度調整信号とに基づいて VCO 2 1 の制御電圧  $V_m$  を生成して出力する制御信号生成部 3 0 と、VCO 2 1 が出力する RF 変調信号を復調する復調器 3 1 と、復調器 3 1 の出力に基づいて変調度調整信号を生成して制御信号生成部 3 0 へ出力する変調度調整手段 3 2 とを備える。

ここで、キャリブレーション用データ生成部 26 は、二種類のキャリブレーション用データ  $f_{c1}$ 、 $f_{c2}$  を出力する。図 1 では、キャリブレーション用データ  $f_{c1}$  はセレクタ 27 に、キャリブレーション用データ  $f_{c2}$  はセレクタ 28 にそれぞれ入力されている。

- 5      ここで、キャリア周波数データおよび基準信号は図示しない制御部から出力される。なお、これらのデータおよび信号は、個別の制御部により出力されてもよいし、広帯域変調 PLL を制御するための 1 つの制御部により出力されてもよい。さらに、このような広帯域変調 PLL を、移動端末装置や無線基地局等の無線通信装置等に適用する場合、このような無線通信装置等の動作を制御する制御部に
- 10    よって、これらの制御信号およびデータが出力されてもよい。

図 2 は第 1 の実施形態に係る広帯域変調 PLL の VCO の原理図である。VCO 21 は、インダクタ  $L$  と、コンデンサ  $C$  と、可変容量ダイオード  $C_{v1}$  と、可変容量ダイオード  $C_{v2}$  と、能動素子 100 とを備え、発振周波数  $f_{vco}$  は式 2 で決まる。

15

$$f_{vco} = \frac{1}{2\pi\sqrt{L(C + C_{v1} + C_{v2})}}$$

. . . (2)

- ここで、本実施形態では、VCO 21 の周波数は電圧  $V_t$  の制御により  $C_{v1}$  の容量値を変えてコントロールする。これにより、VCO 21 の周波数によらず  $V_m$
- 20    のバイアス電位を固定にできるので、 $V_t$  の変化による VCO 21 の変調感度をほぼ一定にすることができる。

- 次に図 3 を用いて、制御信号生成部 30 について説明する。図 3 は、第 1 の実施形態に係る広帯域変調 PLL の制御信号生成部の一例を示す概略構成図である。図 3 に示すように、制御信号生成部 30 は、微分器 200 と、増幅器 201 と、
- 25    可変利得増幅器 202 と、D/A 変換器 203 とを備え、VCO 21 に対する制御信号を生成する。

変調信号生成部 25 から出力された位相変調データまたはキャリブレーション用データ生成部 26 から出力されたキャリブレーション用データ  $f_{o2}$  は、微分器 200 を介して増幅器 201 に入力される。ここで、増幅器 201 の利得は  $1/K_m$  であり、 $K_m$  は VCO 21 の制御電圧  $V_m$  に対する変調感度である。増幅器 201 によって、位相変調データまたはキャリブレーション用データ  $f_{o2}$  が電圧の次元に変換される。

増幅器 201 の出力信号は変調度調整手段 32 から出力された変調度調整信号に基づいて利得が制御される可変利得増幅器 202 に入力されて、変調度が調整される。可変利得増幅器 202 の出力信号は D/A 変換器 203 でアナログ信号に変換され、VCO 21 の制御信号として出力される。なお、この PLL で周波数変調をかけたい場合は微分器 200 を削除すればよい。また、D/A 変換器の位置は必ずしもこの位置でなくともよい。ディジタルとアナログの境界がどこにあってもよい。

図 4 は、第 1 の実施形態に係る広帯域変調 PLL の分周比生成部の一例を示す概略構成図である。図 4 に示すように、分周比生成部 29 は、微分器 300 と、増幅器 301 と、加算器 302 と、デルタシグマ変調器 303 とを備え、分周器 22 に対する分周比を生成する。

変調信号生成部 25 から出力された位相変調データまたはキャリブレーション用データ生成部 26 から出力されたキャリブレーション用データ  $f_{o1}$  は、微分器 300 を介して増幅器 301 に入力される。ここで、増幅器 301 の利得は  $1/f_{ref}$  であり、 $f_{ref}$  は基準信号の周波数である。増幅器 301 によって、分周比の次元に変換される。

増幅器 301 の出力信号は、加算器 302 にて、キャリア周波数データを加えられた後、デルタシグマ変調器 303 に入力される。デルタシグマ変調器 303 は、加算器 302 の出力信号をデルタシグマ変調し、分周器 22 の分周比として出力する。なお、この PLL で周波数変調をかけたい場合は微分器 300 を削除すればよい。

次に、本実施形態に係る広帯域変調 PLL における変調度の調整方法について説明する。まず、分周比生成部 29 は、キャリア周波数データのみに従い分周比

を生成し、PLL部をキャリア周波数データに応じた周波数にロックさせる。このPLL部がキャリア周波数データに応じた周波数にロックしたら、キャリブレーション用データ生成部26は、キャリブレーション用データとして、PLL帯域内の周波数 $f_{o1}$ (図10参照)の正弦波を出力する。

- 5      キャリブレーション用データ生成部26で出力されたキャリブレーション用データ $f_{o1}$ はセクタ27を介して、分周比生成部29に入力され、分周比生成部29は分周比を生成して分周比に変調をかける。これにより、VCO21は $f_{o1}$ の周波数で変調されたRF変調信号を出力する。

10      復調器31は、VCO21の出力信号を復調し、 $f_{o1}$ の周波数の正弦波を出力する。そして、変調度調整手段32は、この正弦波の振幅値を読み取り、保持する。

次に、キャリブレーション用データ生成部26は、キャリブレーション用データとして、PLL帯域外の周波数 $f_{o2}$ (図10参照)の正弦波を出力する。キャリブレーション用データ生成部26で出力されたキャリブレーション用データ、 $f_{o2}$ はセクタ28を介して制御信号生成部30に入力され、制御信号生成部30はVCO21の制御信号 $V_m$ を生成してVCO21に変調をかける。これにより、VCO21は $f_{o2}$ の周波数で変調されたRF変調信号を出力する。

20      復調器31は、VCO21の出力信号を復調し、 $f_{o2}$ の周波数の正弦波を出力する。そして、変調度調整手段32は、復調器31から出力された正弦波の振幅値を変調度調整手段32は読み取り、保持してある $f_{o1}$ 復調出力の振幅値と比較する。

25      ここで、キャリブレーション用データ生成部26は、キャリブレーション用データを、 $f_{o1}$ と $f_{o2}$ との最大周波数偏移が同じとなるように設定する。前述したように、分周比の最大変化幅と基準信号の比較周波数の積は、出力信号の最大周波数偏移となるので、VCO21の制御電圧 $V_t$ に対する変調感度が仮にばらついていても、VCOの出力の振幅はばらつくことはない。

一方、キャリブレーション用データ $f_{o2}$ に基づいて、制御信号生成部30が生成する制御信号対しては、VCO21の制御電圧 $V_m$ に対する変調感度 $K_m$ に依存するものである。したがって、VCO21の制御電圧 $V_m$ に対する変調感度 $K_m$ が

ばらついた場合、このばらついた分だけ振幅がばらつくことになる。すなわち、 $VCO21$ が2つの制御端子を備え、そのうちの一つをVCOに対する変調入力用とすることで、変調度の調整が簡易となる。

- したがって、 $VCO21$ の出力を復調した信号の振幅を比較することにより、  
5  $K_m$ のばらつきに起因する、PLL帯域内の変調（分周比変調）とPLL帯域外の変調（VCO変調）との利得差を求めることが可能となる。

図5は第1の実施形態に係る広帯域変調PLLの復調器の出力波形を示す図である。例えば、 $V_m$ の変調感度が大きくなる方向に $VCO21$ を構成する素子の値がばらついた場合、図5に示すように $f_{o2}$ の復調出力の振幅値は $f_{o1}$ の復調出力  
10 の振幅値より大きくなる。この振幅値の差を $V_d$ とすると、変調度調整手段32は、この振幅値の差 $V_d$ がゼロになるように、可変利得増幅器202の利得を調整する変調度調整信号を算出し、その値を保持する。これによりPLL帯域内の変調信号に対する変調度と、PLL帯域外の変調信号に対する変調度がそろうため、変調信号に対する周波数特性は図9の破線のようにフラットとなる。

- 15     このような本発明の第1の実施形態の広帯域変調PLLによれば、VCOの変調感度にばらつきが生じた場合、変調度の調整にはデータを1つ保持すれば良いだけなので、メモリ量は極めて小さくすることが可能であるため、小型および低コストな変調精度が良好な広帯域変調PLLを提供することができる。また、VCOの周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了し、キャリブレーションによる製造コストの増加は小さく  
20     することができる。また、VCOの出力の復調信号の最大周波数偏移の差を検出するだけでよいので、簡易に変調度の調整を行うことができる。

- 25     なお、復調器31、変調度調整手段32を集積化せずに、別途復調器および変調度調整手段を設ける、または測定器等を用いて、広帯域変調PLLや、広帯域変調PLLを備えた無線通信装置等の製造工程等で上記キャリブレーションを実施する変調度調整システムとしても良い。この場合、復調器31、変調度調整手段32の分だけLSIチップ上の面積が縮小できるので、LSIの低コスト化が図れる。また、キャリブレーション動作の説明で周波数変調をかける例を示した

が、位相変調にも適用可能である。また、キャリブレーション用信号は正弦波に限るものではない。

また、キャリブレーション用データの周波数  $f_{c1}$  および  $f_{c2}$  は、これらの入力に対する広帯域変調 PLL の利得が互いに影響を及ぼさないような周波数が好ましい。例えば、図 10 に示す  $f_{c1}$  および  $f_{c2}$  のように、 $f_{c1}$  は PLL 帯域外変調の利得が十分に低くなるような周波数、 $f_{c2}$  は PLL 帯域内変調による利得が十分に低くなるような周波数である。

#### (第 2 の実施形態)

10 図 6 は、本発明の第 2 の実施形態を説明するための広帯域変調 PLL を示す概略構成図である。第 1 の実施形態で説明した図 1 と重複する部分には同一の符号を付す。

図 6 において、第 2 の実施形態に係る広帯域変調 PLL は、ダイレクトデジタルシンセサイザ (Direct Digital Synthesizer、以下 DDS) 35 を備え、位相変調を行う箇所が、DDS 35 と VCO 21 の 2 ヶ所であることが第 1 の実施形態とは異なる。

DDS 35 は数値演算の結果を、内蔵する D/A 変換回路等を通して直接出力するものであり、図 6 に示すように、キャリア周波数データと位相変調データに基づいて数値計算を行い、キャリア信号および変調信号を出力することができる。

20 DDS 35 での変調は第 1 の実施形態の分周比変調と同等であるため、キャリブレーションは第 1 の実施形態と同様の方法で求めることができる。

ここで、DDS 35 の出力は数値演算で直接波形を生成する、すなわち周波数を変化させることもできるので、広帯域変調 PLL に設けられる分周器 22 として、分周比固定の固定分周器を適用することができる。固定分周器は、複数の分周器を縦続接続して構成することができ、さらに後段にいくほど動作周波数が下がるので、消費電力を少なくすることができる。特に、分周比を 2 のべき乗に設定すれば、複数の 2 分周器を従属接続して構成すれば良いので更に消費電力が少なくすることができる。

25

勿論、分周器 22 を可変分周器としても良い。この場合、DDS 35 で周波数を変えるために分解能を小さくする必要がなくなるため、DDS 35 の回路を簡素化することができる。

5      このような本発明の第 2 の実施形態の広帯域変調 PLL によれば、VCO の変調感度にばらつきが生じた場合、変調度の調整にはデータを 1 つ保持すれば良いだけなので、メモリ量は極めて小さくすることが可能になるため、小型化および低コスト化を図ることができる。

10      更に、VCO の周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了し、製造コストの増加は小さくすることができる。また、VCO の出力の復調信号の最大周波数偏移の差を検出するだけでよいので、簡易に変調度の調整を行うことができる。

15      なお、復調器 31、変調度調整手段 32 を集積化せずに、別途復調器および変調度調整手段を設ける、または測定器等を用いて、広帯域変調 PLL や、広帯域変調 PLL を備えた無線通信装置等の製造工程等で上記キャリブレーションを実施する変調度調整システムとしても良い。この場合、復調器 31、変調度調整手段 32 の分だけ LSI チップ上の面積が縮小できるので、LSI の低コスト化を図ることができる。

### (第 3 の実施形態)

20      図 7 は、本発明の第 3 の実施形態を説明するためのポラー変調システムを示す概略構成図である。第 1 の実施形態で説明した図 1 と重複する部分には同一の符号を付す。図 7 に示すように、第 3 の実施形態に係るポラー変調システムは、第 1 の実施形態で説明した広帯域変調 PLL に加え、エンベロープ信号生成部 33 と、ポラー変調器 34 とを更に備える。

25      ここで、変調信号生成部 25 は、例えば HPSK (Hybrid Phase Shift Keying) のように、位相の他にエンベロープも変調されている変調信号を生成し、位相変調データと振幅変調データに分離してそれぞれを出力する。エンベロープ信号生成部 33 は、変調信号生成部 25 から入力されたデジタルの振幅変調データをアナログのエンベロープ信号に変換する。ポラー変調器 34 は、極座標平面上

でVCO 21が出力するRF変調信号と、エンベロープ信号生成部33が出力するエンベロープ信号とを合成して送信出力信号を生成して出力する。

5     なお、キャリブレーション動作は実施の形態1と同様であるが、復調器31は、ポラー変調器34が出力する送信出力信号を復調して、変調度調整手段32によって、変調度調整信号が設定される。

      このような本発明の第3の実施形態のポラー変調システムによれば、ポラー変調器の出力を復調して変調度調整信号を生成するため、ポラー変調器で発生する位相歪等もキャリブレーションすることができる。

10     また、変調度の調整にはデータを1つ保持すれば良いだけなので、メモリ量は極めて小さく、低コスト化を図ることができる。

      更に、VCOの周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了し、製造コストの増加は小さい。また、ポラー変調器の出力の復調信号の最大周波数偏移の差を検出するだけでよいので、簡易に変調度の調整を行うことができる。

15     なお、復調器31、変調度調整手段32を集積化せずに、別途復調器および変調度調整手段を設ける、または測定器等を用いて、広帯域変調PLLや、広帯域変調PLLを備えた無線通信装置等の製造工程等で上記キャリブレーションを実施する変調度調整システムとしても良い。この場合、復調器31、変調度調整手段32の分だけLSIチップ上の面積が縮小できるので、LSIの低コスト化が  
20     図れる。また、第2の実施形態で説明した図6に示される広帯域変調PLLをポラー変調システムに適用してもよい。

      本発明を詳細にまた特定の実施態様を参照して説明したが、本発明の精神と範囲を逸脱することなく様々な変更や修正を加えることができることは当業者にとって明らかである。

25     本出願は、2003年8月22日出願の日本特許出願No.2003-298857に基づくものであり、その内容はここに参照として取り込まれる。

<産業上の利用可能性>



本発明の広帯域変調PLLは、小型および低コストで変調精度を向上させることができる効果を有し、移動無線機や無線基地局装置等の無線通信装置等に有用である。

## 請 求 の 範 囲

1. 電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、  
前記分周器の後段に接続された位相比較器と、前記位相比較器の出力を平均化する  
5 ループフィルタとを含むPLL部と、

入力された変調データに基づき、前記電圧制御発振器に第1の変調信号を入力  
して変調をかける第1の変調入力部と、

前記変調データに基づき、前記PLL部の前記電圧制御発振器とは異なる位置  
に第2の変調信号を入力する第2の変調入力部と、

10 を備え、

前記電圧制御発振器は、前記第1の変調信号が入力される第1の制御端子と、  
前記第2の変調信号に基づいた信号が入力される第2の制御端子を有する広帯域  
変調PLL。

15 2. 請求の範囲第1項に記載の広帯域変調PLLであって、

変調度調整時に前記第1の変調入力部および前記第2の変調入力部には第1の  
キャリブレーション用データおよび第2のキャリブレーション用データがそれぞ  
れ入力され、

前記第1のキャリブレーション用データと、前記第2のキャリブレーション用  
20 データが入力された場合の、前記電圧制御発振器からの出力に基づいた信号を比  
較して、前記第1の変調入力部の変調度が調整されるものである、広帯域変調P  
LL。

3. 請求の範囲第1項または第2項に記載の広帯域変調PLLであって、

25 前記第1のキャリブレーション用データはPLL帯域外の正弦波信号であり、  
前記第2のキャリブレーション用データはPLL帯域内の正弦波信号である広帯  
域変調PLL。

4. 請求の範囲第1項ないし第3項のいずれか一項記載の広帯域変調PLLであって、

前記第1のキャリブレーション用データと、前記第2のキャリブレーション用データとの最大周波数偏移が同じである広帯域変調PLL。

5

5. 請求の範囲第4項に記載の広帯域変調PLLであって、

前記第1のキャリブレーション用データが入力された場合と前記第2のキャリブレーション用データが入力された場合との前記電圧制御発振器の出力に基づいた信号の最大周波数偏移の差に基づいて、前記第1の変調入力部の変調度が調整されるものである広帯域変調PLL。

10

6. 請求の範囲第1項ないし第5項のいずれか一項記載の広帯域変調PLLであって、

前記第2の変調部は、キャリア周波数データと前記変調データに基づいて前記分周器の分周比を制御する分周比生成手段を有する広帯域変調PLL。

15

7. 請求の範囲第1項ないし第5項のいずれか一項記載の広帯域変調PLLであって、

前記第2の変調部は、キャリア周波数データと前記変調データに基づいて変調信号を生成して、前記位相比較器へ出力するダイレクトディジタルシンセサイザを有する広帯域変調PLL。

20

8. 請求の範囲第7項に記載の広帯域変調PLLであって、

前記分周器は、縦続接続された複数の分周比固定の分周器を有する広帯域変調PLL。

25

9. 請求の範囲第1項ないし第8項のいずれか一項記載の広帯域変調PLLを備えた無線端末装置。

10. 請求の範囲第1項ないし第8項のいずれか一項記載の広帯域変調PLLと、

前記広帯域変調PLLの電圧制御発振器の出力を復調する復調器と、

前記復調器の出力に基づいて変調度を調整して前記広帯域変調PLLの第1の

- 5 変調入力部に変調度調整信号を出力する変調度調整手段と、  
を備える広帯域変調PLLの変調度調整システム。

11. 請求の範囲第1項ないし第8項のいずれか一項記載の広帯域変調PLLと、

- 10 入力された振幅変調データに基づいてエンベロープ信号を生成するエンベロープ信号生成部と、

前記広帯域変調PLLの前記電圧制御発振器の出力と、前記エンベロープ信号生成部との出力信号に基づいて送信出力信号を生成するポラー変調器と、  
を備えるポラー変調システム。

15

12. 請求の範囲第11項に記載のポラー変調システムと、

前記広帯域変調PLLの電圧制御発振器の出力を復調する復調器と、

前記復調器の出力に基づいて変調度を調整して前記広帯域変調PLLの第1の変調入力部に変調度調整信号を出力する変調度調整手段と、

- 20 を備えるポラー変調システムの変調度調整システム。

13. 電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の後段に接続された位相比較器と、前記位相比較器の出力を平均化するループフィルタとを含むPLL部を備えた広帯域変調PLLの変調度調整方法であって、

25

前記電圧制御発振器の第1の制御端子に第1のキャリブレーション用データを入力するステップと、

前記PLL部の前記電圧制御発振器とは異なる位置に第2のキャリブレーション用データを入力するステップと、

前記第 1 のキャリブレーション用データが入力されたときの前記電圧制御発振器の出力を復調するステップと、

前記第 2 のキャリブレーション用データが入力されたときの前記電圧制御発振器の出力を復調するステップと、

- 5 前記復調された信号に基づいて、前記電圧制御発振器の第 1 の制御端子に入力される変調信号の変調度を調整するステップと、  
を備えた広帯域変調 PLL の変調度調整方法。

- 1 4. 電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器  
10 と、前記分周器の後段に接続された位相比較器と、前記位相比較器の出力を平均化するループフィルタとを含む PLL 部を有する広帯域変調 PLL を備えたポ  
ラー変調システムの変調度調整方法であって、

前記電圧制御発振器の第 1 の制御端子に第 1 のキャリブレーション用データに基づいた第 1 の変調信号を入力するステップと、

- 15 前記 PLL 部の前記電圧制御発振器とは異なる位置に第 2 のキャリブレーション用データに基づいた第 2 の変調信号を入力するステップと、

ポラー変調器にて、前記 PLL 部の前記電圧制御発振器の出力信号と、振幅変調データに基づいた振幅変調信号とを合成するステップと、

- 前記第 1 のキャリブレーション用データが入力されたときの前記ポラー変調  
20 器の出力を復調するステップと、

前記第 2 のキャリブレーション用データが入力されたときの前記ポラー変調器の出力を復調するステップと、

- 前記復調された信号に基づいて、前記電圧制御発振器の第 1 の制御端子に入力される変調信号の変調度を調整するステップと、  
25 を備えた広帯域変調 PLL の変調度調整方法。

## 補正書の請求の範囲

[2005年1月18日 (18.01.05) 国際事務局受理：出願当初の請求の範囲 1-13 は補正された；  
出願当初の請求の範囲 14 は取り下げられた。]

1. (補正後) 電圧制御発振器と、前記電圧制御発振器の出力信号を分  
5 周する分周器と、前記分周器の後段に接続された位相比較器と、前記位相比較器  
の出力を平均化するループフィルタとを含むPLL部と、  
入力された変調データに基づき、前記電圧制御発振器に第1の変調信号を入力  
して変調をかける第1の変調入力部と、  
前記変調データに基づき、前記PLL部の前記電圧制御発振器とは異なる位置  
10 に第2の変調信号を入力する第2の変調入力部と、  
を備え、  
前記電圧制御発振器は、前記第1の変調信号が入力される第1の制御端子と、  
前記第2の変調信号に基づいた信号が入力される第2の制御端子を有する広帯域  
変調PLLであって  
15 変調度調整時に前記第1の変調入力部および前記第2の変調入力部には第1の  
キャリブレーション用データおよび第2のキャリブレーション用データがそれぞ  
れ入力され、  
前記第1のキャリブレーション用データと、前記第2のキャリブレーション用  
データが入力された場合の、前記電圧制御発振器からの出力に基づいた信号を比  
20 較して、前記第1の変調入力部の変調度が調整されるものである、広帯域変調P  
LL。  
2. (補正後) 請求の範囲第1項に記載の広帯域変調PLLであって、  
前記第1のキャリブレーション用データはPLL帯域外の正弦波信号であり、  
25 前記第2のキャリブレーション用データはPLL帯域内の正弦波信号である広帯  
域変調PLL。  
3. (補正後) 請求の範囲第1項ないし第2項のいずれか一項記載の広  
帯域変調PLLであって、

前記第 1 のキャリブレーション用データと、前記第 2 のキャリブレーション用データとの最大周波数偏移が同じである広帯域変調 PLL。

4. (補正後) 請求の範囲第 3 項に記載の広帯域変調 PLL であって、

5 前記第 1 のキャリブレーション用データが入力された場合と前記第 2 のキャリブレーション用データが入力された場合との前記電圧制御発振器の出力に基づいた信号の最大周波数偏移の差に基づいて、前記第 1 の変調入力部の変調度が調整されるものである広帯域変調 PLL。

10 5. (補正後) 請求の範囲第 1 項ないし第 4 項のいずれか一項記載の広帯域変調 PLL であって、

前記第 2 の変調部は、キャリア周波数データと前記変調データに基づいて前記分周器の分周比を制御する分周比生成手段を有する広帯域変調 PLL。

15 6. (補正後) 請求の範囲第 1 項ないし第 4 項のいずれか一項記載の広帯域変調 PLL であって、

前記第 2 の変調部は、キャリア周波数データと前記変調データに基づいて変調信号を生成して、前記位相比較器へ出力するダイレクトディジタルシンセサイザを有する広帯域変調 PLL。

20

7. (補正後) 請求の範囲第 6 項に記載の広帯域変調 PLL であって、

前記分周器は、縦続接続された複数の分周比固定の分周器を有する広帯域変調 PLL。

25 8. (補正後) 請求の範囲第 1 項ないし第 7 項のいずれか一項記載の広帯域変調 PLL を備えた無線端末装置。

9. (補正後) 請求の範囲第 1 項ないし第 7 項のいずれか一項記載の広帯域変調 PLL と、

前記広帯域変調 PLL の電圧制御発振器の出力を復調する復調器と、  
前記復調器の出力に基づいて変調度を調整して前記広帯域変調 PLL の第 1 の  
変調入力部に変調度調整信号を出力する変調度調整手段と、  
を備える広帯域変調 PLL の変調度調整システム。

5

10. (補正後) 請求の範囲第 1 項ないし第 7 項のいずれか一項記載の  
広帯域変調 PLL と、

入力された振幅変調データに基づいてエンベロープ信号を生成するエンベロー  
プ信号生成部と、

10 前記広帯域変調 PLL の前記電圧制御発振器の出力と、前記エンベロープ信号  
生成部との出力信号に基づいて送信出力信号を生成するポラー変調器と、  
を備えるポラー変調システム。

11. (補正後) 請求の範囲第 10 項に記載のポラー変調システムと、

15 前記広帯域変調 PLL の電圧制御発振器の出力を復調する復調器と、  
前記復調器の出力に基づいて変調度を調整して前記広帯域変調 PLL の第 1 の  
変調入力部に変調度調整信号を出力する変調度調整手段と、  
を備えるポラー変調システムの変調度調整システム。

20 12. (補正後) 電圧制御発振器と、前記電圧制御発振器の出力信号を  
分周する分周器と、前記分周器の後段に接続された位相比較器と、前記位相比較  
器の出力を平均化するループフィルタとを含む PLL 部を備えた広帯域変調 PLL  
の変調度調整方法であって、

前記電圧制御発振器の第 1 の制御端子に第 1 のキャリブレーション用データを  
25 入力するステップと、

前記 PLL 部の前記電圧制御発振器とは異なる位置に第 2 のキャリブレーション  
用データを入力するステップと、

前記第 1 のキャリブレーション用データが入力されたときの前記電圧制御発振  
器の出力を復調するステップと、



前記第 2 のキャリブレーション用データが入力されたときの前記電圧制御発振器の出力を復調するステップと、

前記復調された信号に基づいて、前記電圧制御発振器の第 1 の制御端子に入力される変調信号の変調度を調整するステップと、

5      を備えた広帯域変調 PLL の変調度調整方法。

13.      (補正後)      電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の後段に接続された位相比較器と、前記位相比較器の出力を平均化するループフィルタとを含む PLL 部を有する広帯域変調 PLL

10      L を備えたポラー変調システムの変調度調整方法であって、

前記電圧制御発振器の第 1 の制御端子に第 1 のキャリブレーション用データに基づいた第 1 の変調信号を入力するステップと、

前記 PLL 部の前記電圧制御発振器とは異なる位置に第 2 のキャリブレーション用データに基づいた第 2 の変調信号を入力するステップと、

15      ポラー変調器にて、前記 PLL 部の前記電圧制御発振器の出力信号と、振幅変調データに基づいた振幅変調信号とを合成するステップと、

前記第 1 のキャリブレーション用データが入力されたときの前記ポラー変調器の出力を復調するステップと、

20      前記第 2 のキャリブレーション用データが入力されたときの前記ポラー変調器の出力を復調するステップと、

前記復調された信号に基づいて、前記電圧制御発振器の第 1 の制御端子に入力される変調信号の変調度を調整するステップと、  
を備えた広帯域変調 PLL の変調度調整方法。

25      14.      (削除)

図 1

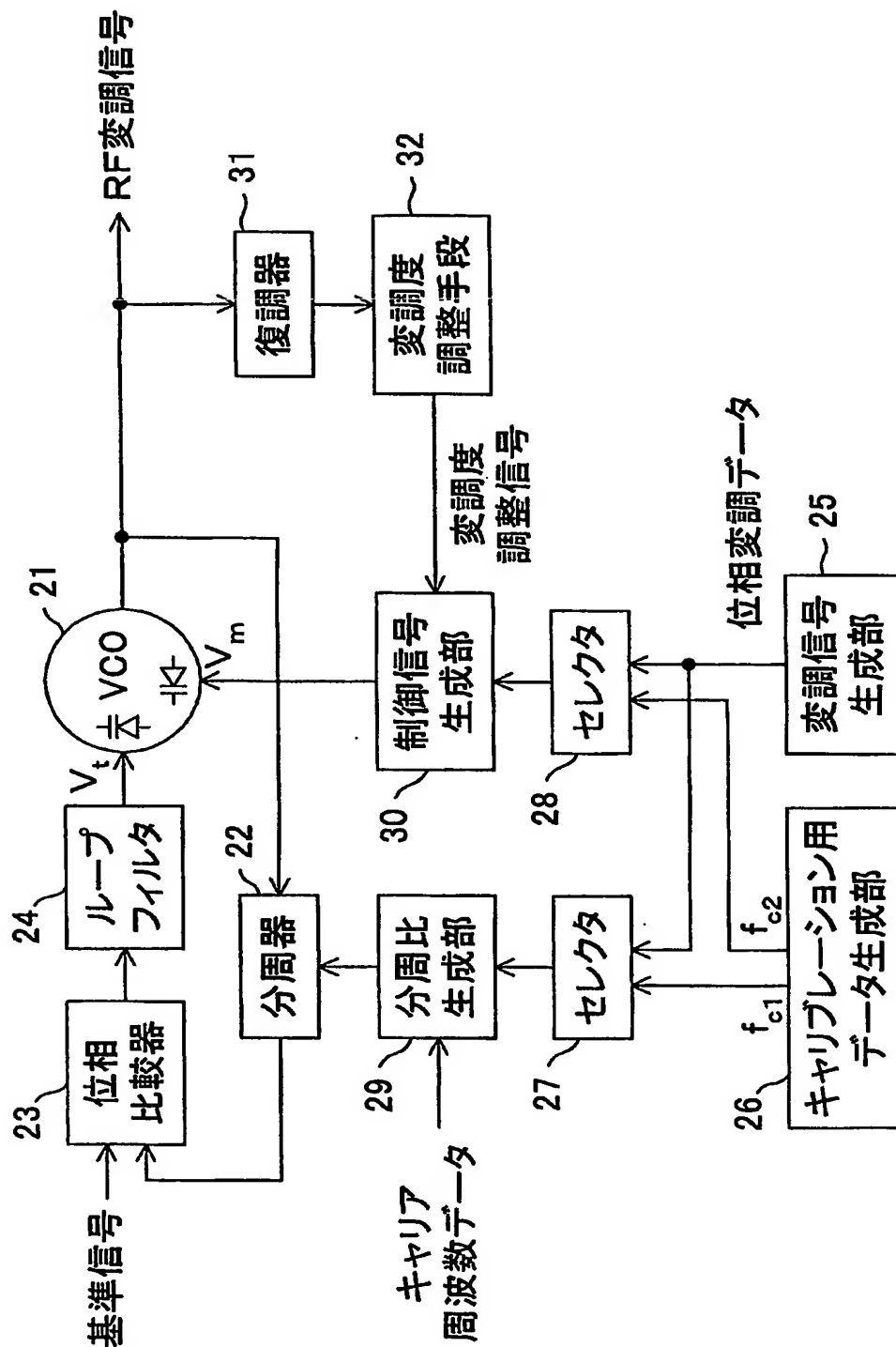


図 2

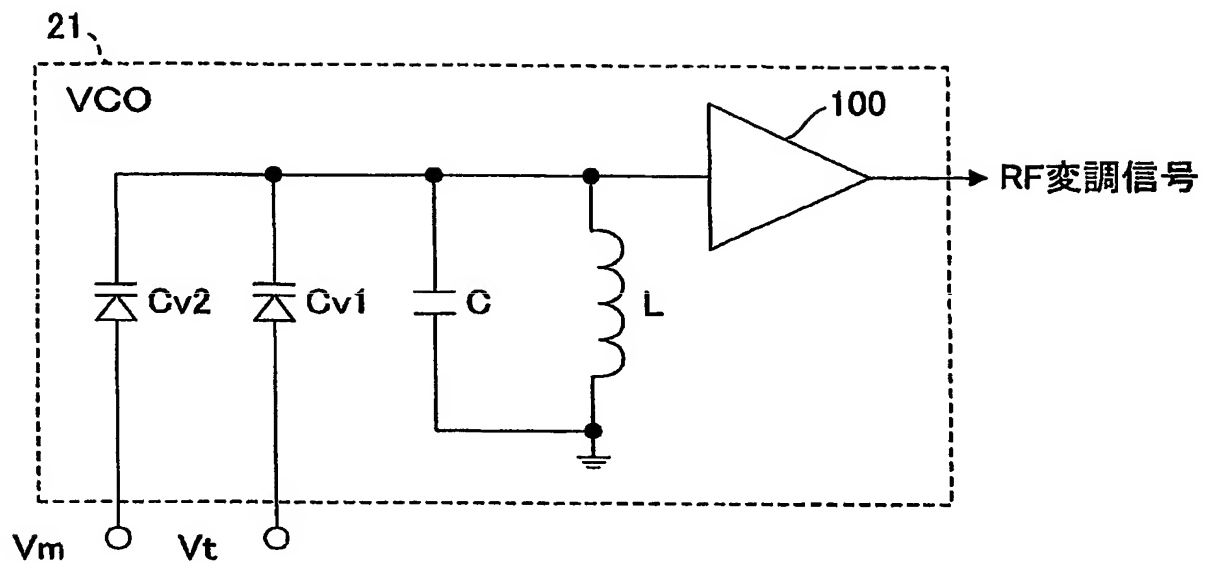


図 3

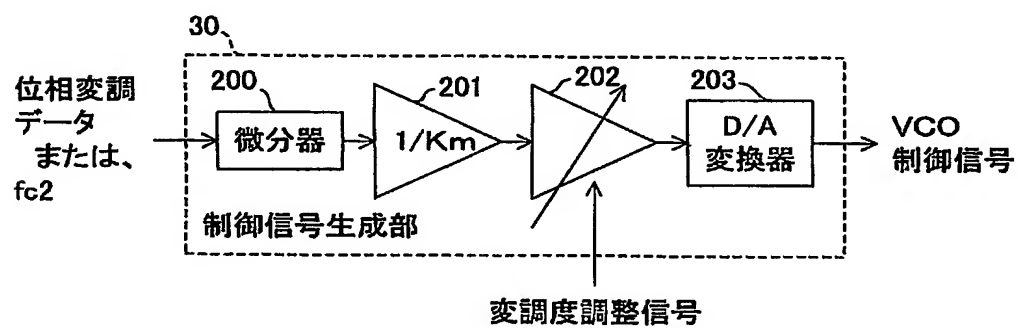


図 4

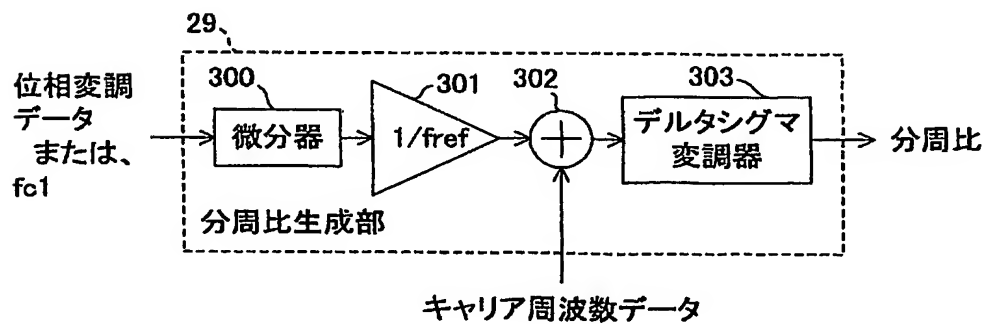


図 5

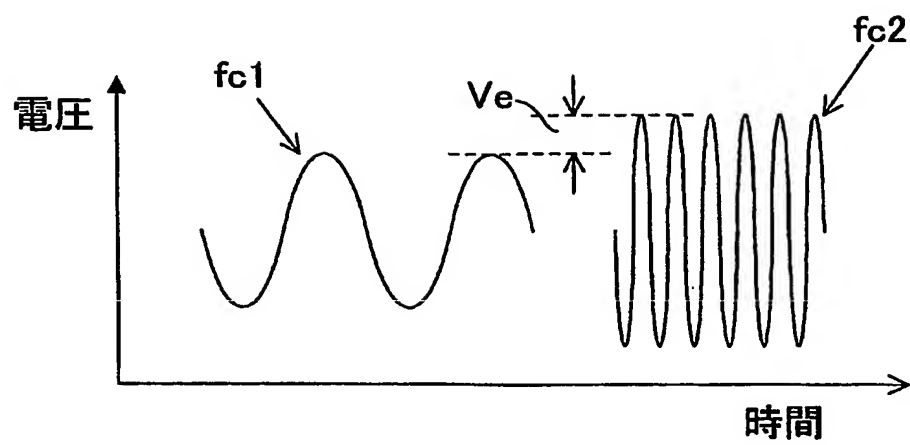


图 6

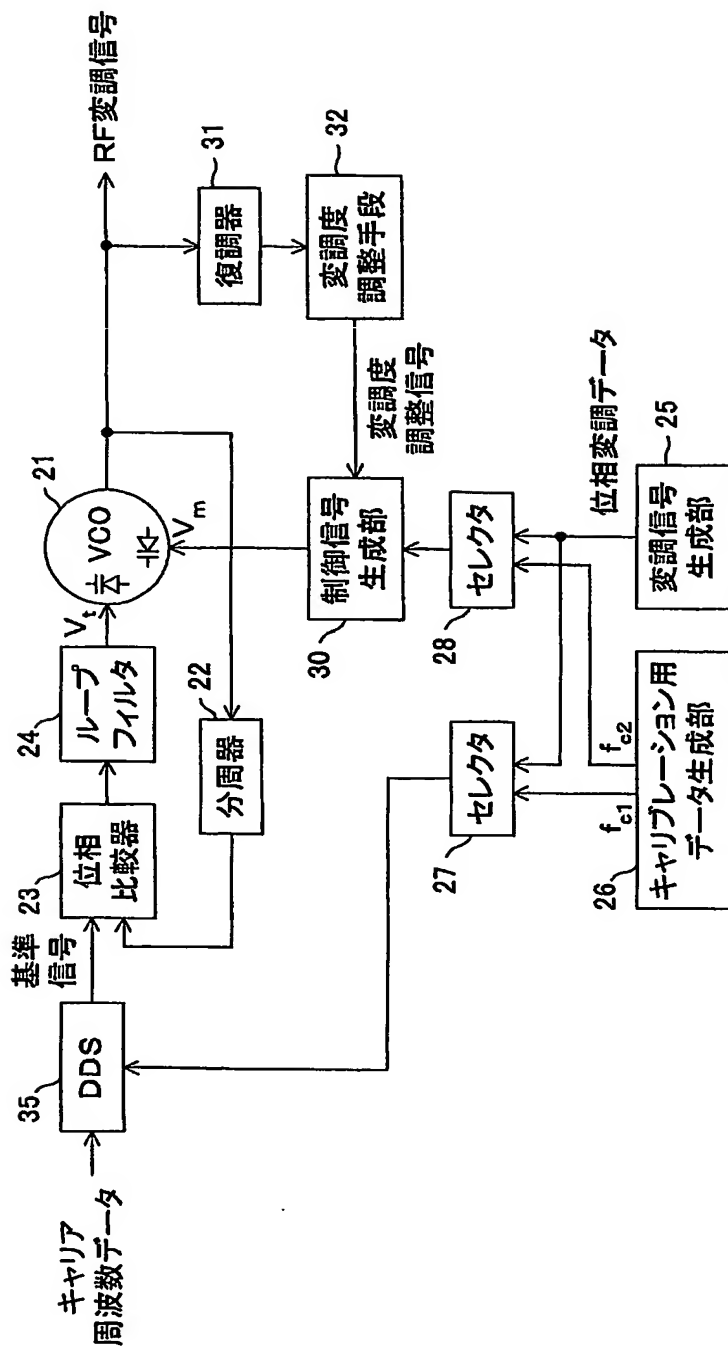


図 7

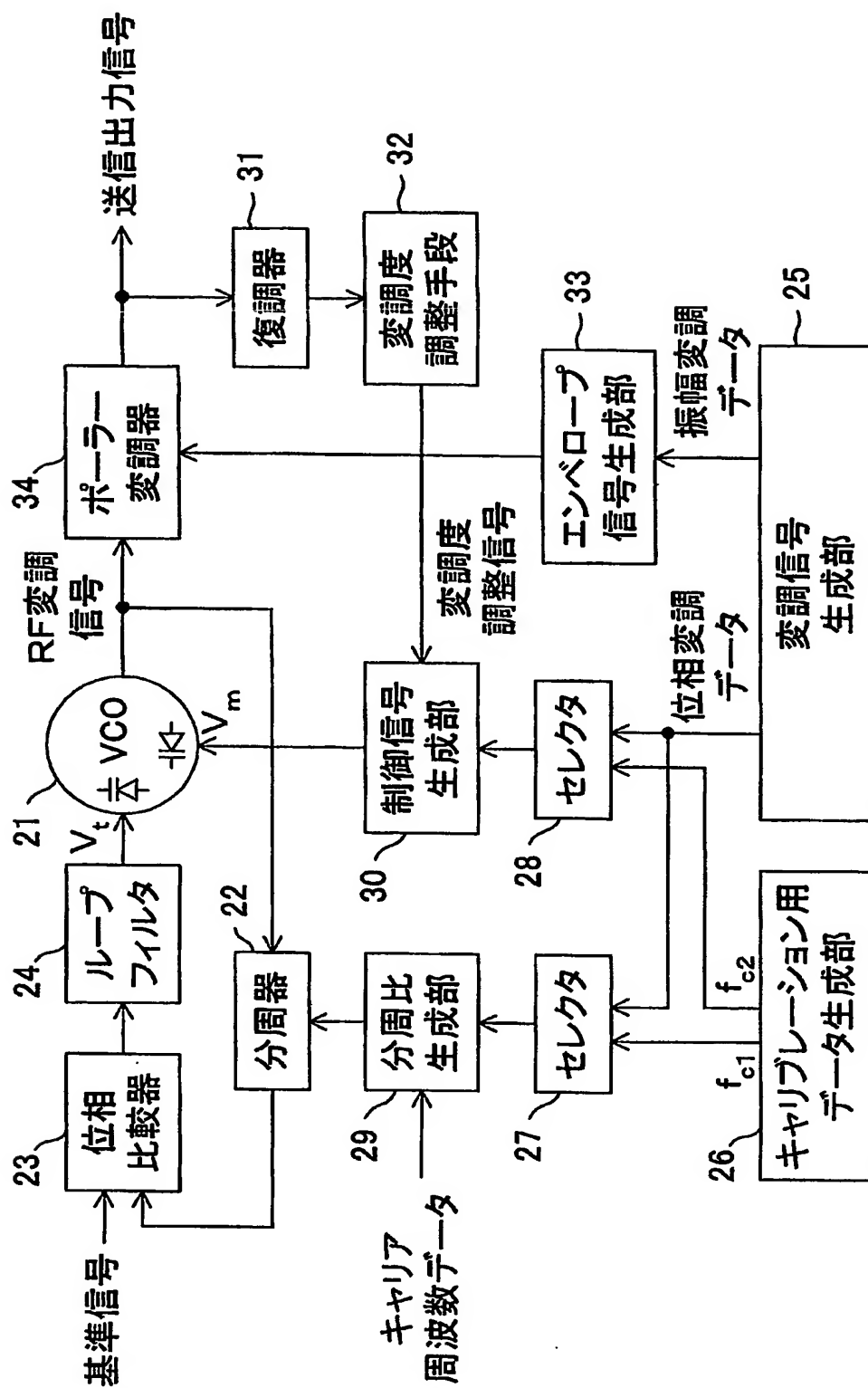


图 8

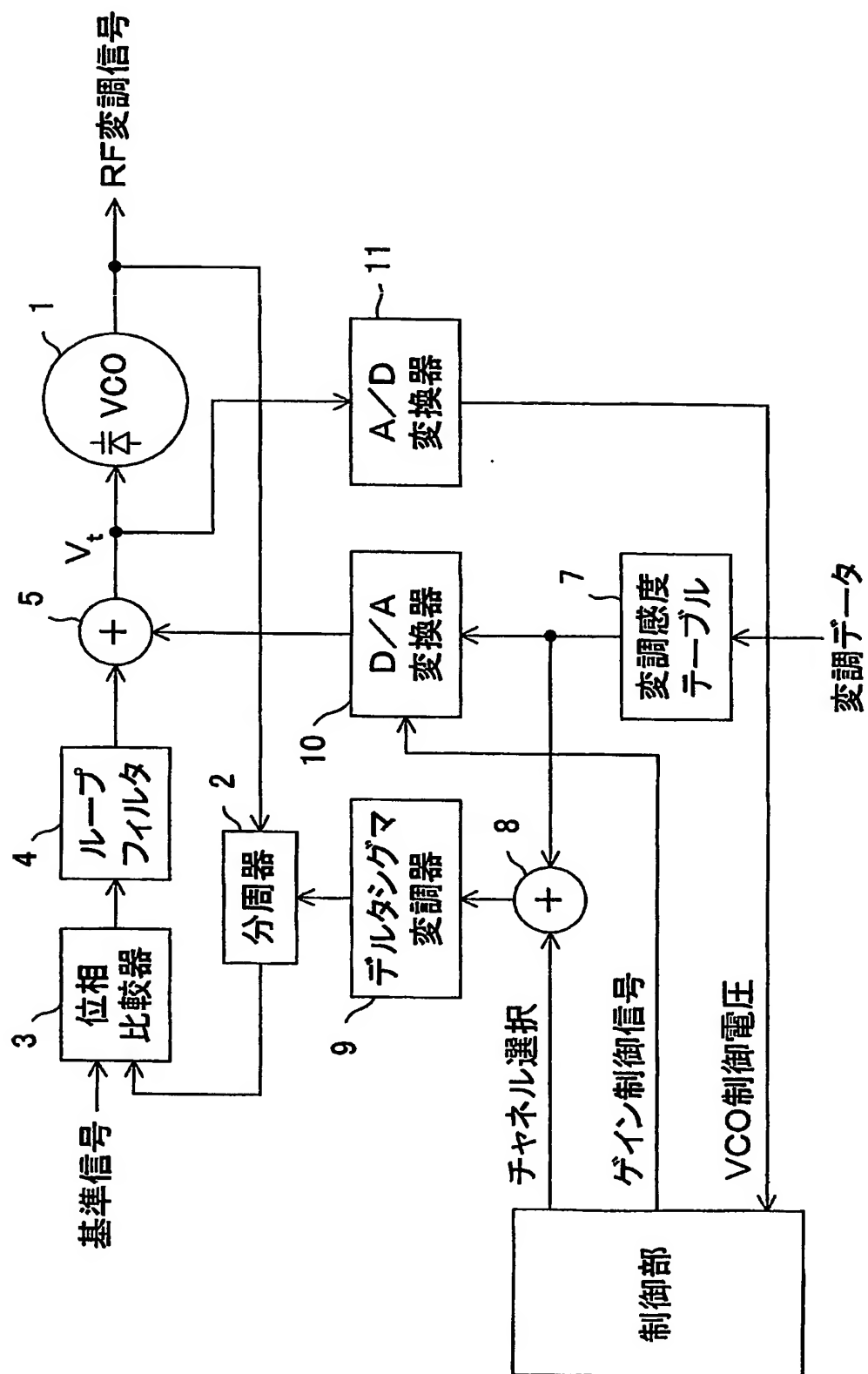


図 9

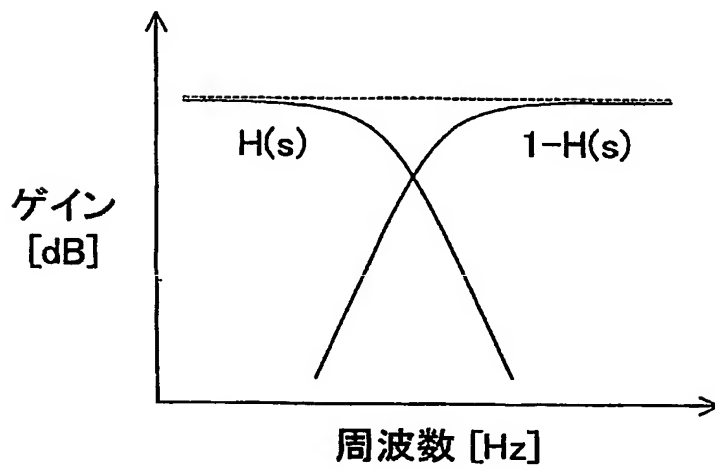


図 10

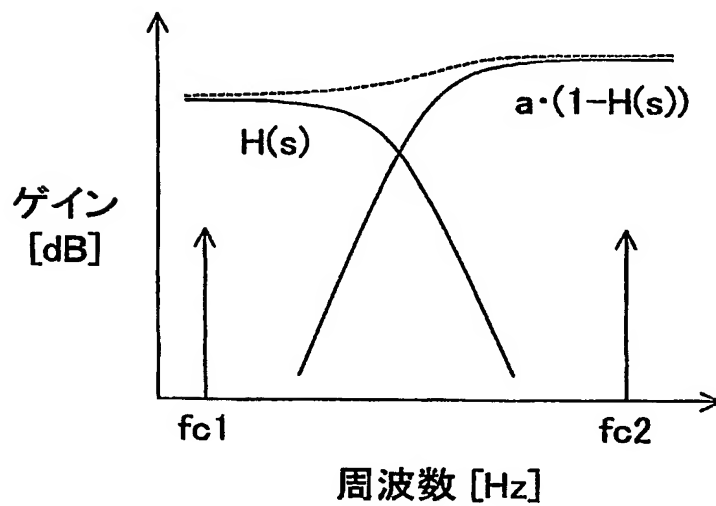




图 1 1

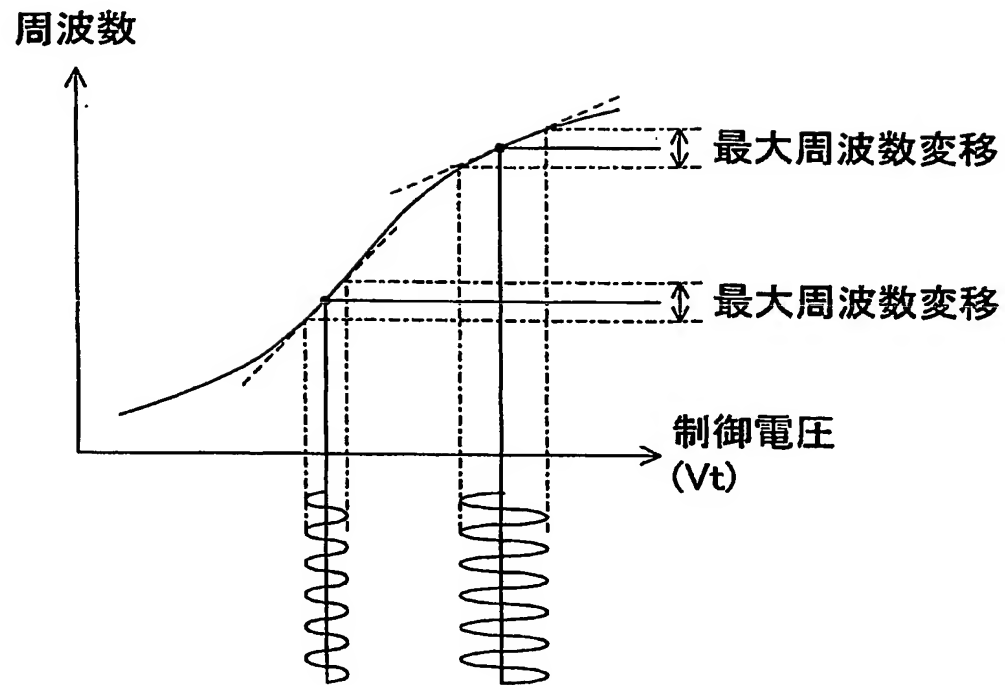


图 1 2

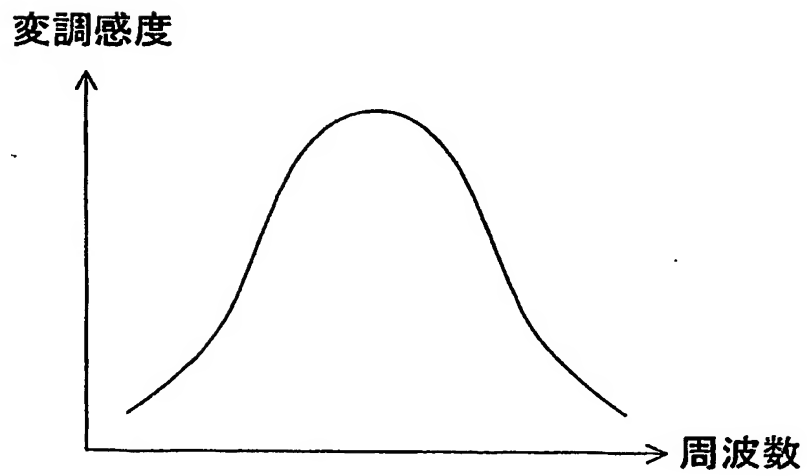
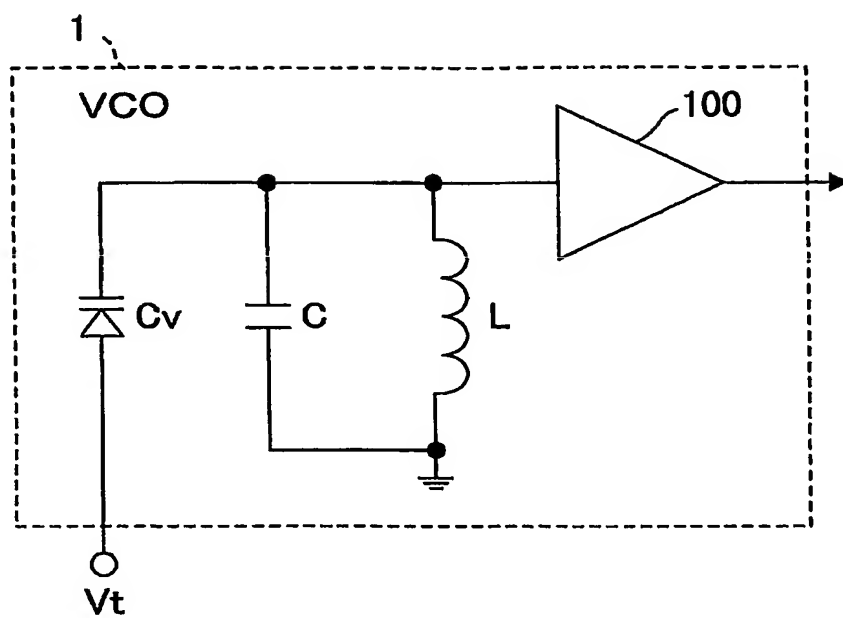


図 1 3



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/010679

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>7</sup> H03C3/00, H03L7/18

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> H03C3/00, H03L7/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004  
Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 11-68719 A (Kenwood Corp.), 09 March, 1999 (09.03.99), (Family: none)	1
A	US 6211747 B1 (Motorola, Inc.), 03 April, 2001 (03.04.01), & EP 961412 A1	1-14
A	JP 11-4201 A (Oki Electric Industry Co., Ltd.), 06 January, 1999 (06.01.99), (Family: none)	1-14
A	JP 2000-307666 A (Kenwood Corp.), 02 November, 2000 (02.11.00), & US 6392499 B1	7-10

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance  
"E" earlier application or patent but published on or after the international filing date  
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
"O" document referring to an oral disclosure, use, exhibition or other means  
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
"&" document member of the same patent family

Date of the actual completion of the international search  
29 October, 2004 (29.10.04)

Date of mailing of the international search report  
22 November, 2004 (22.11.04)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup> H03C3/00 H03L7/18

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup> H03C3/00 H03L7/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
日本国公開実用新案公報 1971-2004年  
日本国登録実用新案公報 1994-2004年  
日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 11-68719 A (株式会社ケンウッド) 1999. 03. 09 (ファミリーなし)	1
A	US 6211747 B1 (Motorola, Inc.) 2001. 04. 03 & EP 961412 A1	1-14
A	JP 11-4201 A (沖電気工業株式会社) 1999. 01. 06 (ファミリーなし)	1-14

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日  
29. 10. 2004

国際調査報告の発送日

22.11.2004

国際調査機関の名称及びあて先  
日本国特許庁 (ISA/JP)  
郵便番号100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)  
佐藤 敬介

5W 9196

電話番号 03-3581-1101 内線 3575

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2000-307666 A (株式会社ケンウッド) 2000.11.02 & US 6392499 B1	7-10